

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
Please do not report the images to the
Image Problem Mailbox.

DOWN-LOAD SYSTEM

Patent Number: JP4155566
Publication date: 1992-05-28
Inventor(s): ENDO NORIYO; others: 01
Applicant(s):: FUJITSU LTD; others: 01
Requested Patent: ☐ JP4155566
Application Number: JP19900281418 19901019
Priority Number(s):
IPC Classification: G06F15/16 ; G06F9/445 ; G06F13/00
EC Classification:
Equivalents:

Abstract

PURPOSE:To enable a down-load securing the normal operation of a information process system by executing the down-load of a program and data when a processor discrimination element preliminarily assumed to a second processor and the processor discrimination element answered from the second processor are matched.

CONSTITUTION:An identification element enquiring means 110 enquires the processor discrimination element discriminating a second processor 200 to be the object of the down-load to the second processor 200 before starting a down- load of a program and data PDA. A down-loading means 120 collates the processor discrimination element preliminarily assumed to the second processor 200 and the processor discrimination element answered from the second processor 200, and when the both processor discrimination elements are matched, the down-load of the program and data PDA to the second processor 200 is executed. Thus, the down-load securing the normal operation of the information process system becomes possible.

Data supplied from the esp@cenet database - 12

⑫ 公開特許公報(A)

平4-155566

⑪ Int. Cl.⁹G 06 F 15/16
9/445
13/00

識別記号

4 2 0 S
3 0 5

庁内整理番号

9190-5L

7368-5B

7927-5B

7927-5B

⑬ 公開 平成4年(1992)5月28日

G 06 F 9/06 4 2 0 J
4 2 0 K

審査請求 未請求 請求項の数 1 (全7頁)

⑭ 発明の名称 ダウンロード方式

⑮ 特 願 平2-281418

⑯ 出 願 平2(1990)10月19日

⑰ 発 明 者 遠 藤 則 世 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内

⑱ 発 明 者 大 澤 直 樹 愛知県名古屋市中区錦1丁目19番24号 富士通名古屋通信システム株式会社内

⑲ 出 願 人 富 士 通 株 式 会 社 神奈川県川崎市中原区上小田中1015番地

⑳ 出 願 人 富士通名古屋通信システム株式会社 愛知県名古屋市中区錦1丁目19番24号

㉑ 代 理 人 弁理士 井 桁 貞一

明 細 書

1. 発明の名称

ダウンロード方式

2. 特許請求の範囲

第二のプロセッサ(200)が動作するに必要なプログラムおよびデータ(PD.)を、第一のプロセッサ(100)からダウンロードする情報処理システムにおいて、

前記第一のプロセッサ(100)に、前記プログラムおよびデータ(PD.)のダウンロードを開始するに先立ち、ダウンロードの対象とする第二のプロセッサ(200)を識別するプロセッサ識別子を、前記第二のプロセッサ(200)に問合わせる識別子問合手段(110)と、

前記第二のプロセッサ(200)に対して予め想定したプロセッサ識別子と、前記第二のプロセッサ(200)から回答されたプロセッサ識別子とを照合し、前記両プロセッサ識別子の整合がとれた場合に、前記第二のプロセッサ(200)に

対する前記プログラムおよびデータ(PD.)のダウンロードを実行するダウンロード手段(120)とを設け、

前記第二のプロセッサ(200)に、前記第一のプロセッサ(100)から前記プロセッサ識別子の問合わせを受けた場合に、該第二のプロセッサ(200)を識別するプロセッサ識別子を、前記第一のプロセッサ(100)に対して回答する識別子回答手段(210)を設けることを特徴とするダウンロード方式。

3. 発明の詳細な説明

(概要)

複数種類のプロセッサから構成され、プロセッサが動作するに必要なプログラムおよびデータを、他のプロセッサからダウンロードする情報処理システムにおけるダウンロード方式の改良に関し、

当該情報処理システムの正常な運転を保証するダウンロードを可能とする手段を実現することを目的とし、

第二のプロセッサが動作するに必要なプログラムおよびデータを、第一のプロセッサからダウンロードする情報処理システムにおいて、第一のプロセッサに、プログラムおよびデータのダウンロードを開始するに先立ち、ダウンロードの対象とする第二のプロセッサを識別するプロセッサ識別子を、第二のプロセッサに問合わせる識別子問合手段と、第二のプロセッサに対して予め想定したプロセッサ識別子と、第二のプロセッサから回答されたプロセッサ識別子とを照合し、両プロセッサ識別子の整合がとれた場合に、第二のプロセッサに対するプログラムおよびデータのダウンロードを実行するダウンロード手段とを設け、第二のプロセッサに、第一のプロセッサからプロセッサ識別子の問合わせを受けた場合に、第二のプロセッサを識別するプロセッサ識別子を、第一のプロセッサに対して回答する識別子回答手段を設ける様に構成する。

C) 30とを具備している。

管理プロセッサ(MPR)10は、主記憶装置(MM)11、ディスク記憶装置(DK)12および保守コンソール(CSL)13と共に、当該パケット交換機全般の管理・制御を司り、また回線制御部(LC)30は、収容する複数の通信回線40に対するパケットの送受信を制御し、更に回線処理部(LPR)20は、複数の回線制御部(LC)30と管理プロセッサ(MPR)10との間のデータ転送を制御する。

当該パケット交換機に収容される通信回線40が増設される場合には、所定数の通信回線40を収容可能な回線制御部(LC)30を所要数増設することとなる。

各回線制御部(LC)30は、それぞれ回線制御プロセッサ(CPU)31および回線制御メモリ(MMU)32を具備しており、回線制御プロセッサ(CPU)31は回線制御メモリ(MMU)32内に格納されているプログラムおよびデータPDを実行することにより、前述のパケット

〔産業上の利用分野〕

本発明は、複数種類のプロセッサから構成され、プロセッサが動作するに必要なプログラムおよびデータを、他のプロセッサからダウンロードする情報処理システムにおけるダウンロード方式の改良に関する。

近年、例えばパケット交換機等の情報処理システムは、汎用性、高速性、信頼性、保守性等の要求を満たす為に、複数種類のプロセッサにより構成される場合が少なくない。

〔従来の技術〕

第4図は従来あるパケット交換機の一例を示す図であり、第5図は第4図におけるダウンロード過程の一例を示す図である。

第4図および第5図において、パケット交換機は、共通に設けられた管理プロセッサ(MPR)10と、複数の回線処理部(LPR)20(個々の回線処理部(LPR)を20-1、20-2等と称する、以下同様)と、複数の回線制御部(L

送受信制御を実行するが、各回線制御部(LC)30に収容される通信回線40の数および種別は一樣では無い為、所要プログラムおよびデータPDも回線制御部(LC)30により異なる場合がある(個々のプログラムおよびデータをPD、乃至PD、と称する)。

なお各回線制御部(LC)30には、例えば管理プロセッサ(MPR)10に併設されるディスク記憶装置(DK)12の如き外部記憶装置がそれぞれ併設されていない為、各回線制御部(LC)30において必要とするプログラムおよびデータPD、乃至PD、は、一括してディスク記憶装置(DK)12に格納され、必要に応じて管理プロセッサ(MPR)10および回線処理部(LPR)20を介して各回線制御部(LC)30にダウンロードされることとなる。

例えば回線制御部(LC)30-1に所要のプログラムおよびデータPD、をダウンロードする必要が生ずると、保守者はダウンロードの対象とする回線制御部(LC)30-1を指定したダウ

ンロード指令を、保守コンソール (CSL) 13 から管理プロセッサ (MPR) 10 に入力する。

管理プロセッサ (MPR) 10 は、入力されたダウンロード指令に指定されている回線制御部 (LC) 30-1 に対するクリアオーダ a を生成し、回線制御部 (LC) 30-1 に対応する回線処理部 (LPR) 20-1 に伝達する。

回線処理部 (LPR) 20-1 は、クリアオーダ a により指定される回線制御部 (LC) 30-1 に対し初期設定割込み b を伝達した後、管理プロセッサ (MPR) 10 にクリア依頼完了 c を返送する。

回線制御部 (LC) 30-1 においては、回線制御プロセッサ (CPU) 31-1 が初期設定割込み b を受信すると、回線制御プロセッサ (CPU) 31-1 自身および回線制御メモリ (MMU) 32-1 に対する初期設定を実行した後、クリア応答 d を生成し、対応する回線処理部 (LPR) 20-1 に転送を依頼すると、回線処理部 (LPR) 20-1 はクリア応答 d を管理プロセ

ッサ (MPR) 10 に転送した後、回線制御プロセッサ (CPU) 31-1 に送信完了 e を返送する。

クリア応答 d を受信した管理プロセッサ (MPR) 10 が、ダウンロード要求 f を生成し、対応する回線処理部 (LPR) 20-1 に転送を依頼すると、回線処理部 (LPR) 20-1 はダウンロード要求 f を回線制御部 (LC) 30-1 に転送した後、管理プロセッサ (MPR) 10 に送信完了 g を返送する。

回線制御部 (LC) 30-1 においては、回線制御プロセッサ (CPU) 31-1 がダウンロード要求 f を受信すると、ダウンロード応答 h を生成し、対応する回線処理部 (LPR) 20-1 に転送を依頼すると、回線処理部 (LPR) 20-1 はダウンロード応答 h を管理プロセッサ (MPR) 10 に転送する。

ダウンロード応答 h を受信した管理プロセッサ (MPR) 10 は、回線制御部 (LC) 30-1 にダウンロードすべきプログラムおよびデータの

種別を認識しており、該当するプログラムおよびデータ PD₁ をディスク記憶装置 (DK) 12 から抽出し、主記憶装置 (MM) 11 の所定領域に格納した後、対応する回線処理部 (LPR) 20-1 にダウンロード依頼 i を伝達すると、回線処理部 (LPR) 20-1 は、主記憶装置 (MM) 11 の所定領域から格納されているプログラムおよびデータ PD₁ を抽出して回線制御部 (LC) 30-1 に転送し、回線制御メモリ (MMU) 32-1 内の所定領域に格納した後、管理プロセッサ (MPR) 10 にダウンロード完了 j を返送する。

(発明が解決しようとする課題)

以上の説明から明らかな如く、従来あるパケット交換機においては、管理プロセッサ (MPR) 10 がダウンロードの対象となる回線制御部 (LC) 30-1 にダウンロードすべきプログラムおよびデータの種別を認識しており、該当するプログラムおよびデータ PD₁ を回線処理部 (LPR) 20-1 を介してダウンロードさせていた為、万

一管理プロセッサ (MPR) 10 が認識していたプログラムおよびデータ PD₁ と、ダウンロードの対象となる回線制御部 (LC) 30-1 (回線制御プロセッサ (CPU) 31-1) が実際に必要とするプログラムおよびデータ (例えば PD₂) とが、例えば収容回線数等の点で異なった場合には、回線制御プロセッサ (CPU) 31-1 が適切に動作出来なくなり、当該パケット交換機の運転に支障を来す問題があった。

本発明は、当該情報処理システムの正常な運転を保証するダウンロードを可能とする手段を実現することを目的とする。

(課題を解決するための手段)

第1図は本発明の原理を示す図である。

第1図において、100は第一のプロセッサ、200は第二のプロセッサ、PD₁は第二のプロセッサ100が動作するために必要なプログラムおよびデータである。

110は、本発明により第一のプロセッサ100に設けられた識別子問合せ手段である。

120は、本発明により第一のプロセッサ100に設けられたダウンロード手段である。

210は、本発明により第二のプロセッサ200に設けられた識別子回答手段である。

〔作用〕

識別子問合せ手段110は、プログラムおよびデータPD₁のダウンロードを開始するに先立ち、ダウンロードの対象とする第二のプロセッサ200を識別するプロセッサ識別子を第二のプロセッサ200に問合わせる。

識別子回答手段210は、第一のプロセッサ100からプロセッサ識別子の問合わせを受けた場合に、該第二のプロセッサ200を識別するプロセッサ識別子を、第一のプロセッサ100に対して回答する。

ダウンロード手段120は、第二のプロセッサ200に対して予め想定したプロセッサ識別子と、

サ200として回線制御プロセッサ(CPU)31が示され、また第1図における識別子問合せ手段110およびダウンロード手段120として、それぞれプロセッサ識別子問合部(IDQ)102およびダウンロード部(RDL)103が管理プロセッサ(MPR)10内に設けられ、また第1図における識別子回答手段210としてプロセッサ識別子回答部(IDA)311が回線制御プロセッサ(CPU)31内に設けられている。

各プロセッサ識別子回答部(IDA)311は、それぞれ自回線制御プロセッサ(CPU)31を識別するプロセッサ識別子IDを保有している。

第2図および第3図において、例えば回線制御部(LC)30-1に所要のプログラムおよびデータPD₁をダウンロードする必要があると、保守者はダウンロードの対象とする回線制御部(LC)30-1を指定したダウンロード指令を、保守コンソール(CSL)13から管理プロセッサ(MPR)10に入力する。

ダウンロード指令を入力された管理プロセッサ

第二のプロセッサ200から回答されたプロセッサ識別子とを照合し、両プロセッサ識別子の整合がとれた場合に、第二のプロセッサ200に対するプログラムおよびデータPD₁のダウンロードを実行する。

従って、第一のプロセッサは、実際に第二のプロセッサが必要とするプログラムおよびデータのみを第二のプロセッサに転送することとなり、第二のプロセッサの確実な動作が保証されることとなり、当該情報処理システムの信頼性が向上する。

〔実施例〕

以下、本発明の一実施例を図面により説明する。第2図は本発明の一実施例によるバケット交換機を示す図であり、第3図は第2図におけるダウンロード過程の一例を示す図である。なお、全図を通じて同一符号は同一対象物を示す。

第2図においては、第1図における第一のプロセッサ100として管理プロセッサ(MPR)10が示され、また第1図における第二のプロセッサ

(MPR)10は、プロセッサ識別子問合部(IDQ)102を起動し、ダウンロード指令に指定されている回線制御部(LC)30-1に対し、プロセッサ識別子の問合わせを含むクリアオーダa aを生成し、回線制御部(LC)30-1に対応する回線処理部(LPR)20-1に伝達する。

回線処理部(LPR)20-1は、クリアオーダa aにより指定される回線制御部(LC)30-1に対し、プロセッサ識別子の問合わせを含む初期設定割込みb bを伝達した後、管理プロセッサ(MPR)10にクリア依頼完了cを返送する。

回線制御部(LC)30-1においては、回線制御プロセッサ(CPU)31-1がプロセッサ識別子の問合わせを含む初期設定割込みb bを受信すると、回線制御プロセッサ(CPU)31-1自身および回線制御メモリ(MMU)32-1に対する初期設定を実行した後、プロセッサ識別子回答部(IDA)311-1を起動し、プロセッサ識別子回答部(IDA)311-1が保有するプロセッサ識別子ID₁を含むクリア応答d

(ID_i) を生成し、対応する回線処理部 (LPR) 20-1 に転送を依頼すると、回線処理部 (LPR) 20-1 はクリア応答 d (ID_i) を管理プロセッサ (MPR) 10 に転送した後、回線制御プロセッサ (CPU) 31-1 に送信完了 e を返送する。

クリア応答 d (ID_i) を受信した管理プロセッサ (MPR) 10 は、ダウンロード部 (RDL) 103 を起動し、クリア応答 d (ID_i) に含まれて返送されたプロセッサ識別子 ID_i と、管理プロセッサ (MPR) 10 が予め想定していたプロセッサ識別子 ID_j とを照合し、両者が一致した場合には、プロセッサ識別子 ID_i に対応するプログラムおよびデータ PD_i が実際の回線制御プロセッサ (CPU) 31-1 の動作に整合が取れていると判断し、ダウンロード要求 f を生成し、対応する回線処理部 (LPR) 20-1 に転送を依頼すると、回線処理部 (LPR) 20-1 はダウンロード要求 f を回線制御部 (LC) 30-1 に転送した後、管理プロセッサ (MPR)

10 に送信完了 g を返送する。

回線制御部 (LC) 30-1 においては、回線制御プロセッサ (CPU) 31-1 がダウンロード要求 f を受信すると、ダウンロード応答 h を生成し、対応する回線処理部 (LPR) 20-1 に転送を依頼すると、回線処理部 (LPR) 20-1 はダウンロード応答 h を管理プロセッサ (MPR) 10 に転送する。

ダウンロード応答 h を受信した管理プロセッサ (MPR) 10 は、整合が取れていることを確認したプログラムおよびデータ PD_i をディスク記憶装置 (DK) 12 から抽出し、主記憶装置 (MM) 11 の所定領域に格納した後、対応する回線処理部 (LPR) 20-1 にダウンロード依頼 i を伝達すると、回線処理部 (LPR) 20-1 は、主記憶装置 (MM) 11 の所定領域から格納されているプログラムおよびデータ PD_i を抽出して回線制御部 (LC) 30-1 に転送し、回線制御メモリ (MMU) 32-1 内の所定領域に格納した後、管理プロセッサ (MPR) 10 にダウンロ

ード完了 j を返送する。

なおダウンロード部 (RDL) 103 が、クリア応答 d (ID_i) に含まれて返送されたプロセッサ識別子 ID_i と、管理プロセッサ (MPR) 10 が予め想定していたプロセッサ識別子 ID_j との照合の結果、両者が不一致の場合には、ダウンロード部 (RDL) 103 はプログラムおよびデータ PD_i のダウンロードを行うことなく、回線制御部 (LC) 30-1 のプロセッサ識別子の不整合を示すメッセージを生成して保守コンソール (CSL) 13 に伝達し、保守者に表示する。

以上の説明から明らかな如く、本実施例によれば、管理プロセッサ (MPR) 10 は回線制御プロセッサ (CPU) 31-1 にプログラムおよびデータ PD_i をダウンロードするに先立ち、回線制御部 (LC) 30-1 にプロセッサ識別子 ID_i を問合わせ、回線制御部 (LC) 30-1 から回答されたプロセッサ識別子 ID_i と、管理プロセッサ (MPR) 10 が想定していたプロセッサ識別子 ID_j との整合を確認する為、実際に回線

制御プロセッサ (CPU) 31-1 が必要とするプログラムおよびデータ PD_i のみがダウンロードされることとなり、回線制御部 (LC) 30-1 の正常な動作が保証される。

なお、第2図および第3図はあく迄本発明の一実施例に過ぎず、例えばダウンロードの対象となる回線制御プロセッサ (CPU) 31 は回線制御プロセッサ (CPU) 31-1 に限定されることは無く、他に幾多の変形が考慮されるが、何れの場合にも本発明の効果は変わらない。また本発明の対象となる情報処理システムは、図示されるバケット交換機に限定されぬことは言う迄も無い。

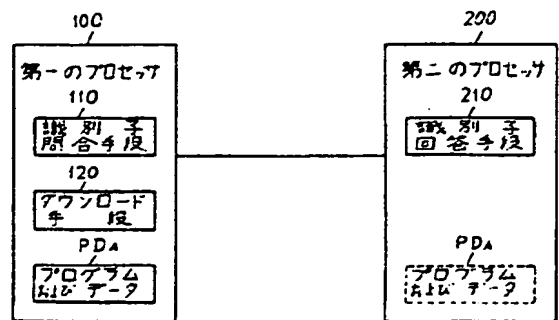
〔発明の効果〕

以上、本発明によれば、前記情報処理システムにおいて、第一のプロセッサは、実際に第二のプロセッサが必要とするプログラムおよびデータのみを第二のプロセッサに転送することとなり、第二のプロセッサの確実な動作が保証されることとなり、当該情報処理システムの信頼性が向上する。

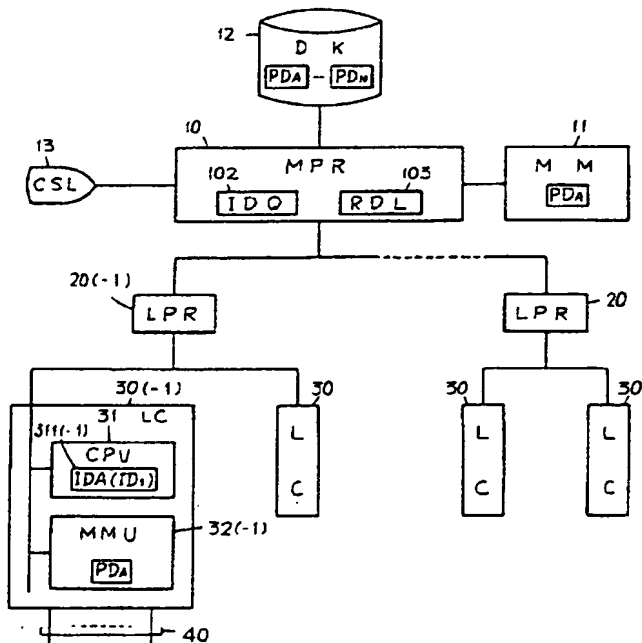
4. 図面の簡単な説明

第1図は本発明の原理を示す図、第2図は本発明の一実施例によるパケット交換機を示す図、第3図は第2図におけるダウンロード過程の一例を示す図、第4図は従来あるパケット交換機の一例を示す図、第5図は第4図におけるダウンロード過程の一例を示す図である。

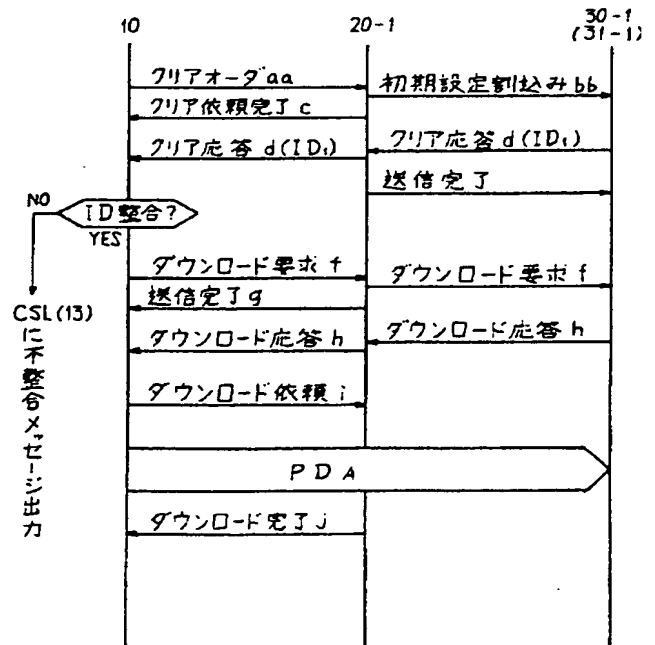
図において、10は管理プロセッサ(MPR)、11は主記憶装置(MM)、12はディスク記憶装置(DK)、13は保守コンソール(CSL)、20は回線処理部(LPR)、30は回線制御部(LC)、31は回線制御プロセッサ(CPU)、32は回線制御メモリ(MMU)、40は通信回線、100は第一のプロセッサ、101および103はダウンロード部(RDL)、102はプロセッサ識別子問合せ部(IDQ)、110は識別子問合せ手段、120はダウンロード手段、200は第二のプロセッサ、210は識別子回答手段、311はプロセッサ識別子回答部(IDA)、を示す。



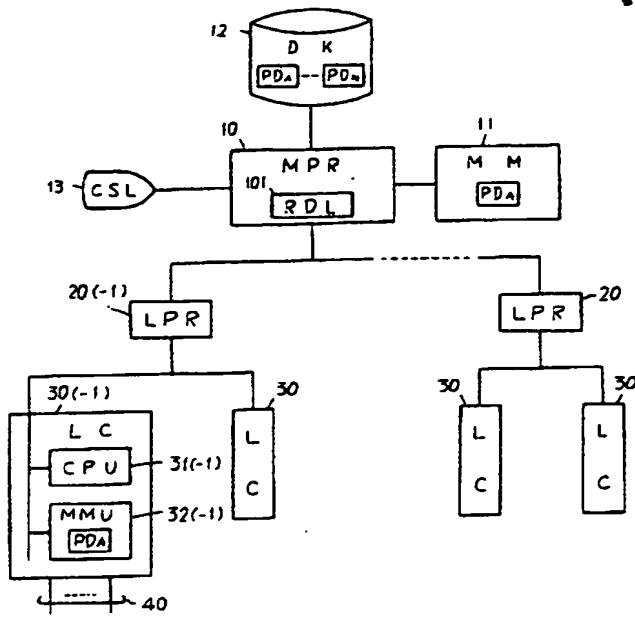
本発明の原理図
第1図



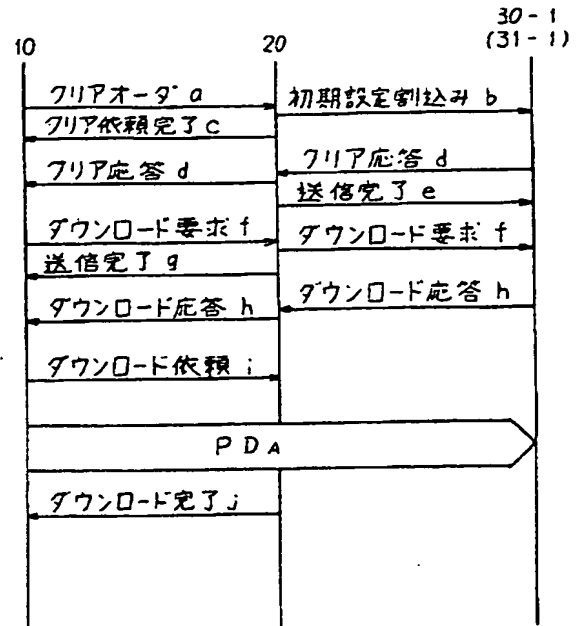
本発明によるパケット交換機
第2図



第2図におけるダウンロード過程
第3図



従来あるパケット交換機
第 4 図



第4図におけるダウンロード過程
第 5 図